

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-234860

(43)Date of publication of application : 10.09.1993

(51)Int.Cl.

H01L 21/027

(21)Application number : 04-073468

(71)Applicant : HITACHI LTD

(22)Date of filing : 25.02.1992

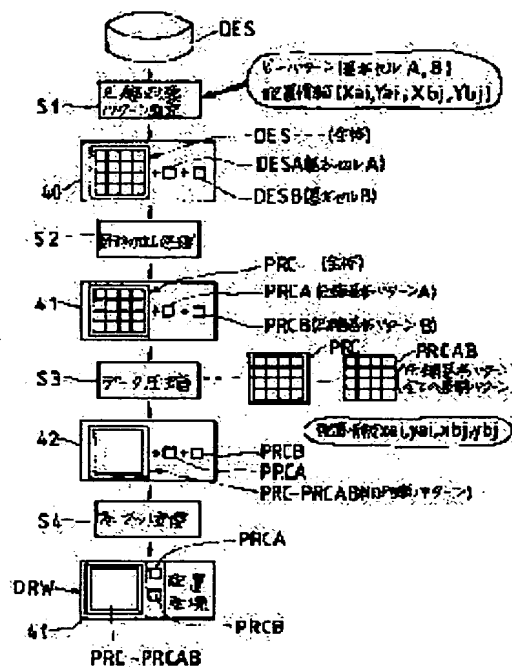
(72)Inventor : SUZUKI TOSHIO  
HAYAKAWA HAJIME

## (54) ELECTRON BEAM WRITING DATA GENERATING SYSTEM

## (57)Abstract:

PURPOSE: To reduce quantity of writing data for an electron beam writing apparatus by focusing on the same pattern which is arranged in several times within a design pattern data.

CONSTITUTION: An overall pattern PRC and compressed basic patterns PRCA, PRCB are obtained by defining (S1) a region of the same pattern which are arranged for several times within a design pattern data as an object of compression, executing pattern modifying process (S2) respectively for a total pattern defined from the design pattern data DES and the same pattern defined by data DESA, DESB. The pattern PRCAB which is obtained by developing the data of the compressed basic pattern based on the arrangement information of the same pattern is removed from the total pattern to generate the data of non-compressed pattern PRC-PRCAB. The compressed basic pattern, arrangement information in regard to the same pattern and data of non-compressed pattern are converted (S4) to the predetermined data format to obtain the electron beam writing data.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-234860

(43)公開日 平成5年(1993)9月10日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 21/027

識別記号

庁内整理番号

F I

技術表示箇所

8831-4M

H 0 1 L 21/30

3 4 1 J

審査請求 未請求 請求項の数3(全11頁)

(21)出願番号 特願平4-73468

(22)出願日 平成4年(1992)2月25日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 鈴木 俊夫

東京都青梅市今井2326番地 株式会社日立

製作所デバイス開発センタ内

(72)発明者 早川 肇

東京都青梅市今井2326番地 株式会社日立

製作所デバイス開発センタ内

(74)代理人 弁理士 玉村 静世

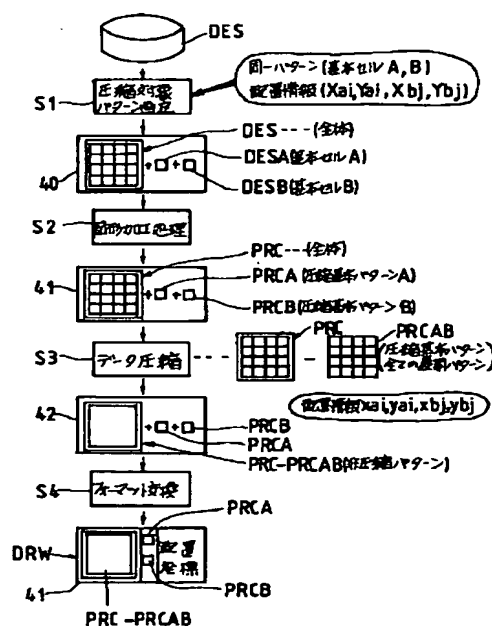
(54)【発明の名称】 電子線描画データ作成方式

(57)【要約】

【目的】 設計パターンデータ内の複数回配置されている同一パターンに着目して、電子線描画装置のための描画データ量を削減することである。

【構成】 設計パターンデータにおいて複数回配置されている同一パターンの領域を圧縮対象として画定し(S1)、設計パターンデータDESから特定される全体のパターンと、データDESA、DESBによって特定される同一パターンの夫々に図形加工処理を施して(S2)、全体パターンPRCと圧縮基本パターンPRCA、PRCBを得る。そして、同一パターンの配置情報に基づいて前記圧縮基本パターンのデータを展開して得られるパターンPRCABを、前記全体パターンから取り除いて、非圧縮パターンPRC-PRCABのデータを生成する。圧縮基本パターンと、同一パターンに関する配置情報と、前記非圧縮パターンのデータとを所定のデータフォーマットに変換して(S4)電子線描画データを得る。

【図 1】



## 【特許請求の範囲】

【請求項1】 回路の設計パターンデータから電子線描画装置のための描画データを作成する方式であって、前記設計パターンデータにおいて、複数回配置されている同一パターンの領域を圧縮対象として画定させるための配置情報を取得するステップと、前記配置情報で特定される同一パターンの1個の画定領域に図形加工処理を施して、圧縮基本パターンのデータを生成するステップと、前記設計パターンデータから把握される全体的なパターンに対して図形加工処理を施して全体パターンのデータを生成するステップと前記配置情報に基づいて前記圧縮基本パターンのデータを展開して得られるパターンを、前記全体パターンから取り除いて、非圧縮パターンのデータを生成するステップと、前記圧縮基本パターンのデータと、これによって代表される対応同一パターンに関する配置情報と、前記非圧縮パターンのデータとを所定のデータフォーマットに変換して電子線描画データを得るステップと、を含んで成ることを特徴とする電子線描画データ作成方式。

【請求項2】 前記図形加工処理は、重なり除去、寸法補正、及び近接効果補正を含むことを特徴とする請求項1記載の電子線描画データ作成方式。

【請求項3】 前記圧縮基本パターンのデータと配置情報とに対するフォーマット変換は、圧縮基本パターンに関する配置情報を電子線描画装置による描画行程に依じて並び変える処理を含むことを特徴とする請求項1又は2記載の電子線描画データ作成方式。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は半導体集積回路等の回路設計パターンデータから電子線描画装置のための描画データを作成する方式、更に詳しくは、データ量を圧縮した描画データを得るための方式に関し、例えば、ASIC（アプリケーション・スペシフィック・インテグレートッド・サーキット）若しくはスタンダードセル方式のように同一セルを複数回使用する半導体集積回路の電子線描画データの作成に適用して有効な技術に関する。

## 【0002】

【従来の技術】半導体集積回路の大規模化並びに素子の微細化に伴い、電子線描画装置を利用してフォトマスクまたはウェハ上にマスクパターンを描画する技術が採用されている。論理設計、回路設計、及びレイアウト設計によって作成されたLSIの設計パターンデータを用いて所定のパターンを電子線描画装置で描画するには、設計パターンデータを電子線描画装置のための描画データに変換しなければならない。設計パターンデータは、ウェハ上のでき上りの寸法通りにパターンを規定するデータであり、このデータに対してシミュレーションやデ

ザインルールチェックが行われる。一方、描画データは、描画プロセスやウェハプロセスでの寸法のずれを吸収するための補正が施されている必要があり、例えば設計パターンデータから描画データへの変換の過程においては、図形の重なりによる多重露光によって描画精度が低下しないようにするための重なり除去、入力パターンの拡大・縮小を行なう寸法補正、描画時に発生する電子線の散乱による近接効果の補正が行われ、更に、その様に補正されたパターンを電子線描画装置にとって描画可能な基本図形に分解する処理などが行われる。

【0003】ところで、LSIの大規模化並びに微細化に伴って電子線描画装置が処理するデータ量は増大の一途を辿っている。従来の電子線描画技術では、設計パターンデータを描画データに変換するとき、設計パターンデータによって規定される全ての図形に対して逐一描画データへの変換が行われていた。これにより、描画データへの変換に必要な計算機処理時間や描画データ量が増大し、高集積化されたLSIでは描画データへの変換効率が低下し、且つ、描画データ量も膨大になってしま

う。【0004】そこで、描画データ量を減らすために描画データのデータ圧縮を行なう技術が提案されている。例として、特開昭和57-122529号公報がある。この技術は、同一パターンが等間隔に繰返して配置されている場合に、この繰返しを利用して描画データを圧縮しようとするものである。

## 【0005】

【発明が解決しようとする課題】しかしながら、論理LSIのようなLSIでは、同一パターンは複数回配置されているが、その配置は不規則であり、従来の同一パターンの完全な繰返しを利用した圧縮技術を利用することはできない。そのため、全パターンに対し逐次描画データへの変換を行なわなければならない、描画データ量を圧縮することができない。

【0006】そこで本発明者は、同一パターンの完全な繰返しでなくても、同一パターンを要所において複数回配置して利用した設計パターンデータに対する描画データの圧縮を検討した。この結果、本発明者は、同一パターンとして基本セルに着目したが、基本セルはそれぞれで完全な若しくは所要の機能を構成せず、他のパターンと個別的な重なり（接続）を持つことが多く、データ圧縮するためには、この重なりを考慮して、データ圧縮を行なう必要性を見出した。

【0007】本発明の目的は、電子線描画データの作成にあたり、その入力となる設計パターンデータ中で、複数回配置される同一パターンを他のパターンとの重なりを考慮しながら描画データの圧縮が可能な電子線描画データの作成方式を提供することにある。本発明の別の目的は、圧縮した描画データを作成するにあたり、電子線描画装置での描画時間を短くすることが可能な電子線描

画データの作成方式を提供することにある。

【0008】本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

【0009】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【0010】すなわち、設計パターンデータで複数回配置されている基本セルパターンのような同一パターン及びその配置情報を抽出し、設計パターンデータ全体及び前記同一パターンそれぞれに対して、重なり除去、寸法補正等の図形加工処理を施す。これは、基本セルパターンの様な同一パターンとその他のパターンとの重なりを考慮するためである。すなわち、図形加工処理の前に全体のパターンから同一パターンを切離して双方の図形加工処理を施すと、双方のパターン間に不所望な重なりや間隙を生じてしまうからである。図形加工処理後、設計パターンデータに対応する全体のパターンから基本セルパターンのような同一パターンに対応されるパターンを取り除くことにより、圧縮対象とされないパターンも得られる。そして、このようにして得られた圧縮対象パターン（圧縮基本パターン）と、非圧縮パターンと、圧縮基本パターンに関する配置情報とを、所定のデータフォーマットに変換して、描画データを得る。描画データへのフォーマット変換に際しては、同一パターンに対応するパターンについてはその1個分のパターンを変換し、あとは配置情報のみを変換する。これによって、描画データ量が削減される。

【0011】また、前記圧縮基本パターンのデータと配置情報とに対するフォーマット変換では、圧縮基本パターンに関する配置情報を電子線描画装置による描画行程に応じて並び変えるようにする。すなわち、同一パターンはランダムな位置に複数個配置されていることを想定すると、描画領域で分割された描画データを、基本セルパターン毎の順序ではなく、位置的に近い順に出力できるように、配置情報を並べ変えて、電子線描画装置の描画ヘッドが描画のために移動すべき距離を短くし、これによってデータ圧縮された描画データを用いた描画時間を短縮する。

【0012】

【作用】上記した手段によれば、複数個配置されている同一パターンに対してその出現回数分だけ全てを描画データに展開しなくても済むように作用し、結果として、一種類の同一パターンにつき一個の圧縮基本パターンとその配置情報から、それに対応する描画データを構成することができ、描画データ量の削減を達成する。また、描画データの出力順序の最適化により、描画時間を短縮する。

【0013】

【実施例】図3には電子線描画データの全体的な作成手順の一例が示される。先ず設計パターンデータDESを計算機1が入力し、これに対して描画データ作成処理が行なわれ、その結果として描画データDRWが出力される。描画データDRWは電子線描画装置2へ転送され、その描画データDRWにしたがってフォトマスク3やウェハ4にパターンが描画される。

【0014】図4には一つの半導体チップに関する一つのマスクのための設計パターンデータDESの一例構造が示される。図4に従えば、設計パターンデータDESは、基本セルに関するデータ（基本セルデータ）DES1、基本セルに対して付加すべき個別パターンに関するデータ（付加パターンデータ）DES2、及び基本セル以外の領域の個別パターンに関するデータ（個別パターンデータ）DES3によって構成される。基本セルデータDES1において、AおよびBは基本セルを意味し、個別パターンデータDES3においてCは個別パターンを意味する。ここで、基本セルは、特に制限されないが、トランジスタなどの回路素子を構成するための所定のパターンと、選択される機能にかかわらず変更を要しない配線パターンなどを規定したものであり、例えばスタンダードセルの所定パターンを想定することができる。付加パターンデータDES2は、基本セルで実現すべき機能に応じて基本セルの内部パターンの要所を個別的に接続したり、基本セル間を接続するための個別パターンである。

【0015】前記基本セルデータDES1は、特に制限されないが、階層的な構造になっており、図4に従えば、基本セルAの配置情報X<sub>ai</sub>, Y<sub>ai</sub> (i=1~5)及び基本セルBの配置情報X<sub>bj</sub>, Y<sub>bj</sub> (j=1~10)を持つ上位データと、夫々の基本セルA, Bのパターンを特定するための基本セルパターンデータDESA, DESBを持つ下位データから成る。尚、図4において一つの基本セルの配置情報X<sub>ai</sub>, Y<sub>ai</sub>及びX<sub>bj</sub>, Y<sub>bj</sub>は1点を示す座標のように表されているが、実際にはこれに限定されず、複数点の指定であってもよく、また基本セルの形状によってはその様にしなければならない場合もある。

【0016】図1には電子線描画データ作成処理の一例手順が示される。以下の説明では、図4で説明した設計パターンデータDESを用いた処理を一例とする。

【0017】(1)複数回配置されている圧縮対象同一パターン領域の画定

設計パターンデータDESから複数回配置されている同一パターン領域を索定し、その同一パターンの領域を圧縮対象として画定させるための配置情報を取得する（ステップ1）。この説明では、前記複数回配置されている同一パターン領域は、前記基本セルA, Bに一致するものとし、また、その同一パターン領域を画定させる配置情報は前記基本セルA, Bの配置情報X<sub>ai</sub>, Y<sub>ai</sub>及

び $X_{bj}$ ,  $Y_{bj}$ に一致するものとする。但し、前記同一パターン領域は必ずしも基本セルに一致させなくてもよい。同一パターンの種類を減らしてその数を増やしたり、或は同一パターン領域を極力大きくするようになりして、後述する描画データ量低減の効果を上げることが想定すると、同一パターン領域の画定範囲を基本セルとは相違させることができる。また、隣接領域との接続関係を考慮することによって同一パターン領域を画定することができる。例えば、図5(A)に示されるように、特定のパターン10、11を左右の領域で共有させるようにして、数種類の同一パターン領域12、13を画定したり、図5(B)に示されるように、隣接領域との接続状態が相違される特定パターン20、21を除外して相互に共通の同一パターン領域22を画定したり、図5(C)に示されるように、接続されるべきパターン30、31が左右の領域で接触するように、数種類の同一パターン領域32、33を画定したりすることができる。

#### 【0018】(2) 図形加工処理

次に、重なり除去や寸法補正などの図形加工処理が行われる(ステップS2)。図形加工処理の対象は、図1の40で示されるとおり、図4で説明した設計パターンデータDESによって特定される全体的なパターンと、圧縮対象同一パターンとして抽出された夫々一つの基本セルA、Bとの夫々に対して行われる。図形加工によって得られるパターンは、図1の41に示される。すなわち、圧縮対象同一パターンとして抽出された基本セルAについては、データPRCAによって特定される圧縮基本パターンA(以下データPRCAによって特定される圧縮基本パターンAを単に圧縮基本パターンPRCAとも記す)が得られる。圧縮対象同一パターンとして抽出された基本セルBについては、データPRCBによって特定される圧縮基本パターンB(以下データPRCBによって特定される圧縮基本パターンBを単に圧縮基本パターンPRCBとも記す)が得られる。前記設計パターンデータDESから把握される全体的なパターンに対してはデータPRCによって特定される全体パターンが生成される(データPRCによって特定される全体パターンを以下単に全体パターンPRCとも記す)。

【0019】図形加工処理に関しては、例えば文献「1981 IEEE 18th Design Automation Conference P. 563~P. 570」に図形オペレーショナルアルゴリズムとして示されている。また、文献「1983 IEDM P. 558~P. 561」には近接効果が示されている。

#### 【0020】(3) データ圧縮処理

データ圧縮処理は、図形加工処理によって得られた圧縮基本パターンPRCA、PRCB、全体パターンPRC、配置情報 $x_{ai}$ ,  $y_{ai}$ 及び $x_{bj}$ ,  $y_{bj}$ に基づいて行われる。すなわち、前記配置情報 $x_{ai}$ ,  $y_{ai}$

及び $x_{bj}$ ,  $y_{bj}$ に基づいて前記圧縮基本パターンPRCA、PRCBを展開して得られるパターン(以下単に展開パターンとも記す)PRCABを、前記全体パターンPRCから取り除いて、非圧縮パターンPRC-PRCABを生成する。ここで配置情報 $x_{ai}$ ,  $y_{ai}$ 及び $x_{bj}$ ,  $y_{bj}$ は、図形加工後における同一パターン領域のサイズ変更に伴って更新された配置情報であり、設計パターンデータDESの配置情報 $X_{ai}$ ,  $Y_{ai}$ 及び $X_{bj}$ ,  $Y_{bj}$ に基づいて取得される。すなわち、図形加工後における同一パターン領域のサイズが変化しても、基本セルそれ自体についても別個に図形加工処理が施されているため、当該図形加工処理前後における領域の倍率に基づけば、展開パターンPRCABを得るための配置情報は容易に更新して取得される。このデータ圧縮によって取得されるデータは、図1の42に示される。

#### 【0021】(4) 電子線描画データフォーマットへの変換

前記圧縮処理後のパターンデータは、電子線描画装置によって描画可能なデータフォーマットに変換され、更に必要に応じてデータの並べ替えが行われて、描画データDRWが取得される。描画データフォーマットへの変換では、圧縮後のパターンに対する基本図形分解(後述する)などが行われるが、その描画データDRWは、基本的には、図1の43で示されるように、非圧縮パターンPRC-PRCABと、圧縮基本パターンPRCA、PRCBと、描画に際して圧縮基本パターンPRCA、PRCBを展開していく順番に配列された配置情報の集合として把握される。したがって、複数個配置されている同一パターンに対してその出現回数分だけ全てを描画データに展開しなくても済み、結果として、一種類の同一パターンにつき一個の圧縮基本パターンとその配置情報から、それに関する描画データを構成することができるから、描画データ量を削減することができる。このようにして生成された描画データは電子線描画装置内のメモリに格納され、パターンの描画に際してその描画データをメモリから読出して描画処理に供せられる。

【0022】図2には前記項目(2)の図形加工処理と項目(3)のデータ圧縮処理を順次施したときのパターンの具体例が示される。同図では図4に示される設計パターンデータのうち基本セルが左からB、A、A、Bの順に並列する部分を取り上げて図示してある。

【0023】(5) 図形加工処理の具体的なパターン例  
図2において50は、設計パターンデータDESによって特定される全体的なパターンであり、基本セルデータDES1によって特定される一部の基本セルB、A、A、Bのパターンと、個別パターンデータDES3によって特定される個別パターンCの一部と、付加パターンデータDES2によって特定される一部の付加パターンAPの一部(ハッチングを施したパターン)が示されて

いる。圧縮対象同一パターンとしては基本セルパターンデータDESA、DESBによって特定される基本セルA、Bが抽出されている。図形加工処理は、全体的なパターン50と、基本セルAと、基本セルBとの夫々に対して行われる。圧縮対象同一パターンとして抽出された夫々一つの基本セルA、Bについては、夫々圧縮基本パターンPRCA、PRCBが生成される。前記設計パターンデータから把握される全体的なパターンに対しては全体パターンPRCが生成される。

【0024】(6) データ圧縮処理のパターン例  
データ圧縮処理では、前記配置情報xai, yai及びxbj, ybjに基づいて前記圧縮基本パターンPRCB、PRCAを展開して得られるパターンを、前記全体パターンPRCから取り除いて、非圧縮パターンPRC-PRCABを生成する。非圧縮パターンPRC-PRCABに含まれるパターンPRCAPは、付加パターンAPに対応されるパターンである。

【0025】(7) 重なり考慮のデータ圧縮  
図2の全体パターン50から明かなように、基本セルA、Bに対して付加パターンAPはその基本セルの領域内で重なっている。このとき、図形加工処理は、基本セルA、Bのパターンとその他のパターンとを一緒にした全体パターン50に対しても行われる。したがって、圧縮対象セルとしての基本セルA、Bのパターンとその他のパターンとを最初から別々に切離して図形加工処理を行った場合に基本セルA、Bと付加パターンAPとの間で、パターンの重なりや間隙が発生する事態が防止される。このようにして図形加工されて得られた全体パターンPRCから圧縮基本パターンPRCA、PRCBを引算する如くデータ圧縮を施すことにより、パターンの重なりや間隙のないデータ圧縮を施した描画データが作成される。

【0026】図6には前記図形加工処理の詳細な処理手順の一例が示され、図7にはその図形加工処理手順にしたパターン変化の一例が示される。

【0027】(8) 図形加工処理の実際

図形加工処理に際して、先ず図形加工処理の動作を制御するための制御カードすなわち制御情報が入力される。次いで、パターンデータ(図形データ)が入力され、このパターンデータに対して、倍率、鏡面反転、回転、白黒反転などが施される。図7の(A)には入力パターンデータとして基本セルA及びそれに重ねられた付加パターンAPが代表的に示されており、(B)はそれに対して倍率変換されたパターンを示す。そして、重なり除去、微小間隙埋込み、及び寸法補正など、所定の入力図形加工が施される。図7の(C)は重なり除去されたパターンを示し、図7の(D)は寸法補正されたパターン(実線パターン)を示す。更に、近接効果補正並びに基本図形分解が行われる。基本図形分解は電子線描画装置が描画可能な基本図形に分解する処理であり、例えば、

基本図形は平行な2辺を有する4辺形とされる。図7の(E)は基本図形に分解した状態のパターンを示す。

【0028】図形加工処理におけるパターンの基本的な大きさ及び形状は前記近接効果補正を終了すれば画定される。したがって、前記データ圧縮処理は近接効果補正後に行うことが望ましい。尚、基本図形に分解した後にデータ圧縮処理を行ってもよい。

【0029】図7の(F)には描画データフォーマットへの変換処理の一つとして把握される描画領域分割が概念的に示される。描画領域の分割はチップ全体の領域を、順次描画していく小領域に分割するためのものであり、同図において破線で示される一個の小さな矩形が夫々一つの描画領域とされ、外縁の破線で囲まれた領域がチップ全体の領域を意味する。

【0030】(9) 描画時間の短縮化

図8には描画時間短縮化のための描画データ出力順序が例示される。同図では理解を容易にするため描画領域分割によって分割された単位分割領域が基本セルA、Bの領域に一致しているものとする。このとき、電子線描画装置の描画ヘッドは単位分割領域単位すなわち基本セル単位で順次描画を行いながら移動していく。したがって、基本セル単位で出力される描画データの出力順序がランダムであると、描画順序も同図(A)に示されるようにランダムになり、電子線描画装置における描画ヘッドの移動距離が長くなって描画時間も長くなる。そこで、夫々の同一パターンを代表する圧縮基本パターンの描画データの出力順序を、描画ヘッドの全体的な移動距離が最少になるようにする。すなわち、同図(B)に示されるX方向順、(C)に示されるY方向順、(D)に示されるスネーク状に蛇行する順に描画データを出力する。斯るデータの出力順序は、描画データ中における圧縮基本パターンの配置情報を、X方向順、Y方向順、スネーク状蛇行順に並び変えることにより実現され、その順番に従って描画ヘッドを移動しながら対応圧縮基本パターンのデータを描画データとして出力すればよい。これにより、圧縮した描画データを使用するときの描画時間を極力短縮することが可能になる。

【0031】上記実施例によれば以下の作用効果がある。

【0032】(1) 複数回配置されている基本セルパターンのような同一パターンを一つの圧縮基本パターンとして代表させ、その同一パターンの配置情報に基づいてその圧縮基本パターンの配置を規定するように、描画データの圧縮を行うから、描画データ量を削減することができる。

【0033】(2) 図形加工処理は、基本セルA、Bのパターンとその他のパターンとを一緒にした全体パターン50に対しても行うから、圧縮対象セルとしての基本セルA、Bのパターンとその他のパターンとを最初から別々に切離して図形加工処理を行った場合に基本セル

A、Bと付加パターンAPとの間で、パターンの重なりや間隙が発生する事態を防止することができる。このようにして図形加工されて得られた全体パターンPRCから圧縮基本パターンPRCA、PRCBを引算する如くデータ圧縮を施すことにより、パターンの重なりや間隙のないデータ圧縮を施した描画データを得ることができる。

【0034】(3)前記圧縮基本パターンのデータと配置情報とに対するフォーマット変換では、同一パターンはランダムな位置に複数個配置されていることを想定し、描画領域で分割された描画データを、基本セルパターン毎の順序ではなく、位置的に近い順に出力できるように、配置情報を並び変えることにより、電子線描画装置の描画ヘッドが描画のために移動すべき距離が短くなり、これによって、データ圧縮された描画データを用いる描画時間を短縮することができる。

【0035】以上本発明者によってなされた発明を実施例に基づいて具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。

【0036】例えば、設計パターンデータのデータフォーマットは上記実施例で説明した、基本セルデータ、付加パターンデータ、及び個別パターンデータに分類される構造に限定されず、適宜変更することができる。また、電子線描画装置に描画データを転送するときは、配置座標に従って順次描画ヘッドを移動しながら同一パターンを描画していくが、描画対象パターンが同一のパターンであることは、特定のコード情報によって電子線描画装置に指示することができる。更にこの場合に、前記付加パターンのように同一パターンに対して部分的に異なるパターンに対しては、そのコード情報と共に当該異なる部分のパターンを転送することができる。

【0037】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるASICやスタンダードセル方式が採用される論理LSIに適用した場合について説明したが、本発明はそれに限定されず、同一パターンを複数回利用する条件の各種半導体集積回路や、配線基板などための電子線描画データの作成に広く適用することができる。

【0038】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0039】すなわち、設計パターンデータの全てのパターンを描画データに変換せず、複数回配置される同一パターンについては、1か所のみ描画データに変換し、他の配置場所については、配置情報のみ出力すればよく描画データ量を削減することができる。また、描画時の移動距離が最短となるように描画データの出力順序を考慮することにより描画時間の削減も図れる。

【0040】複数回配置されている基本セルパターンのような同一パターンを一つの圧縮基本パターンとして代表させ、その同一パターンの配置情報に基づいてその圧縮基本パターンの配置を規定するように、描画データの圧縮を行うから、描画データ量を削減することができる。

【0041】図形加工処理は、同一パターンとその他のパターンとを一緒にした全体パターンに対しても行うから、圧縮対象パターンとしての同一パターンとその他のパターンとを最初から別々に分離して図形加工処理を行った場合にその同一パターンとこれに重なる別のパターンとの間でパターンの重なりや間隙が発生する事態を防止することができる。したがって、このようにして図形加工されて得られた全体パターンから圧縮基本パターンを引算する如くデータ圧縮を施すことにより、パターンの重なりや間隙のないデータ圧縮を施した描画データを得ることができる。

【0042】前記圧縮基本パターンのデータと配置情報とに対するフォーマット変換では、描画領域で分割された描画データを、基本セルパターン毎の順序ではなく、位置的に近い順に出力できるように、配置情報を並び変えるから、電子線描画装置の描画ヘッドが描画のために移動すべき距離を短くすることができ、これによって、設計パターンデータによって特定される同一パターンがランダムに配置されていても、データ圧縮された描画データを用いる描画時間を短縮することができる。

【図面の簡単な説明】

【図1】図1は本発明に係る電子線描画データ作成方式の一実施例説明図である。

【図2】図2は重なり考慮のデータ圧縮処理の具体例を示す説明図である。

【図3】図3は電子線描画データの全体的な作成手順の一例説明図である。

【図4】図4は一つの半導体チップに関する一つのフォトマスクのための設計パターンデータの一例構造説明図である。

【図5】図5は圧縮対象とすべき同一パターンの領域を画定する手法の一例説明図である。

【図6】図6は図形加工処理などの詳細な一例処理手順を示す説明図である。

【図7】図7は図6の図形加工処理手順にしたパターン変化の一例説明図である。

【図8】図8は描画時間短縮化のための描画データ出力順序の一例説明図である。

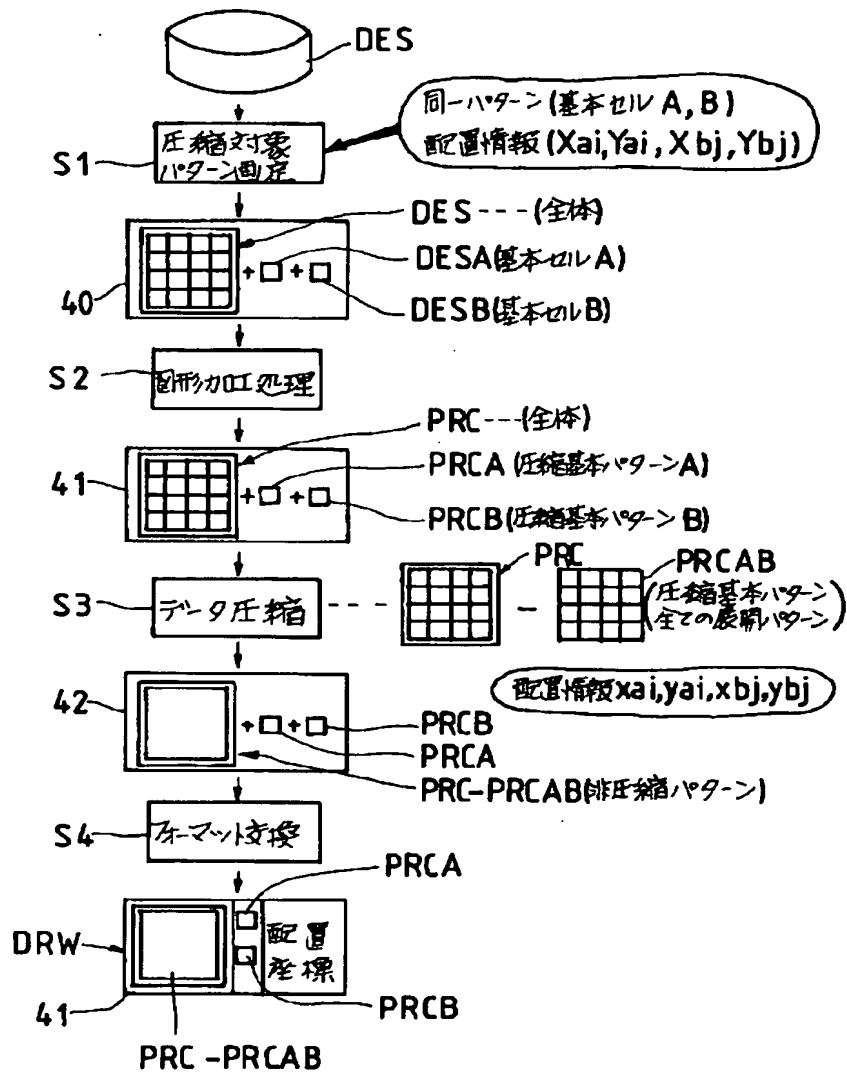
【符号の説明】

DES	設計パターンデータ
DES1	基本セルデータ
Xai, Yai	配置情報
Xbi, Ybi	配置情報
A, B	基本セル

	11		12
DESA	基本セルパターンデータ	* PRCB	圧縮基本パターン
DESB	基本セルパターンデータ	PRCAB	展開パターン
DES2	付加パターンデータ	PRC-PRCAB	非圧縮パターン
AP	付加パターン	DRW	描画データ
DES3	個別パターンデータ	1	計算機
PRC	全体パターン	2	電子線描画装置
PRCA	圧縮基本パターン	*	

【図1】

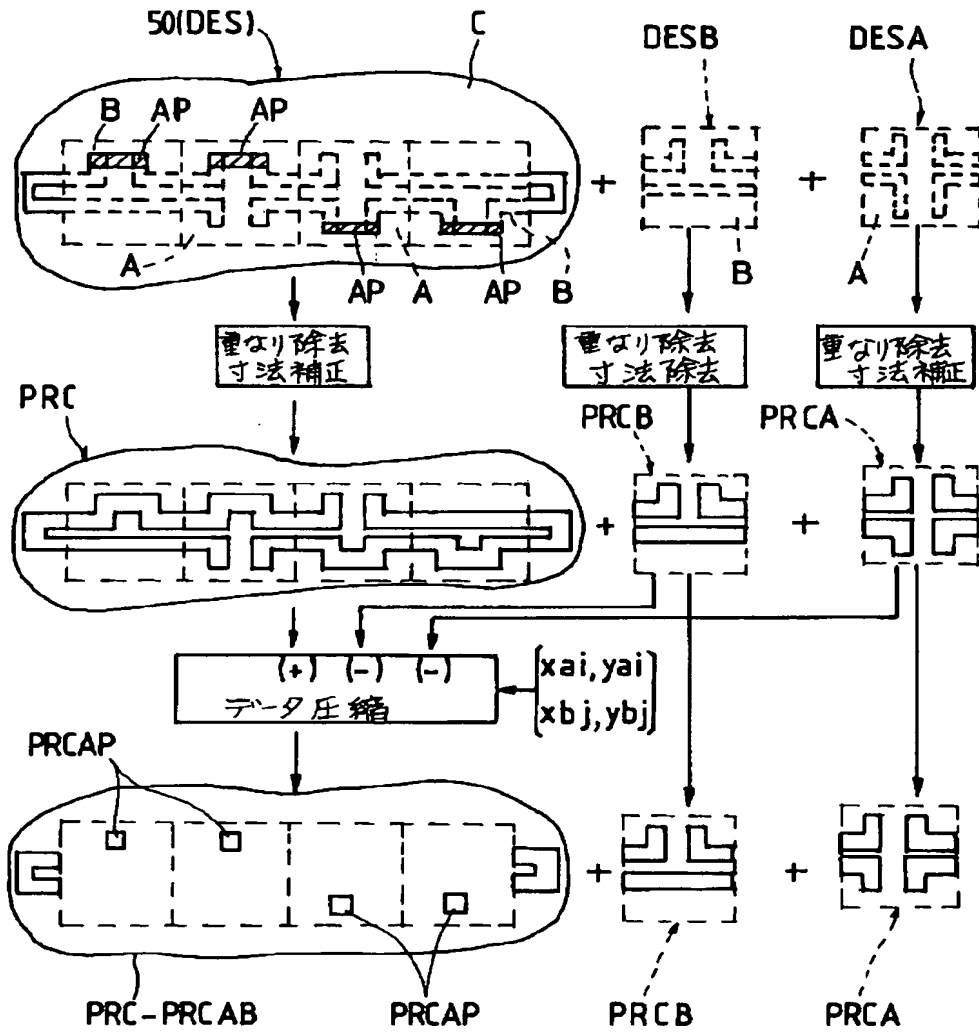
【図 1】





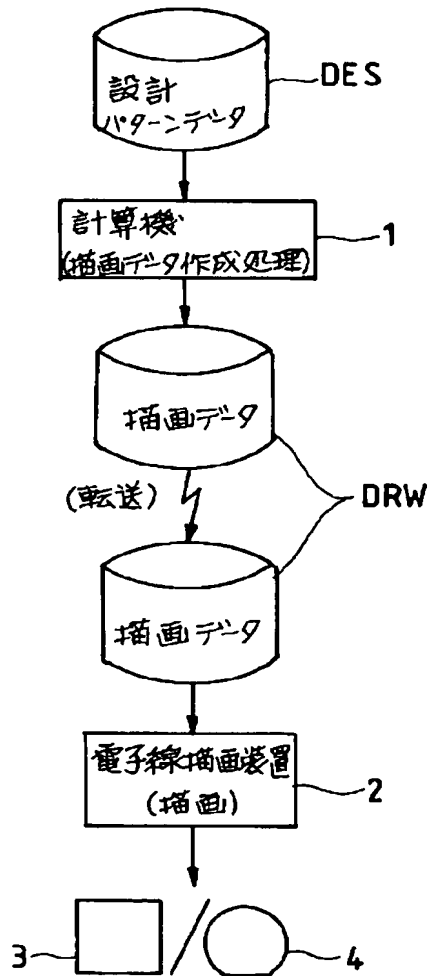
【図2】

【図 2】



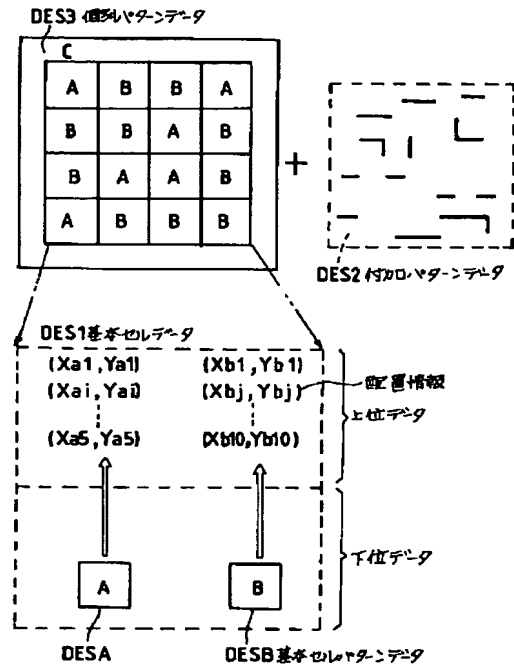
【図3】

【図 3】



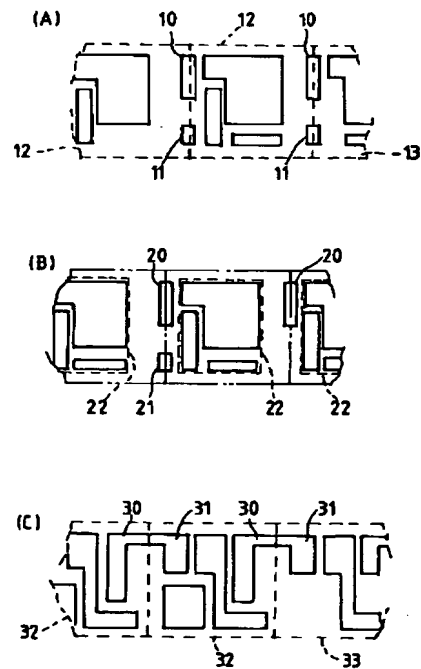
【図4】

【図 4】



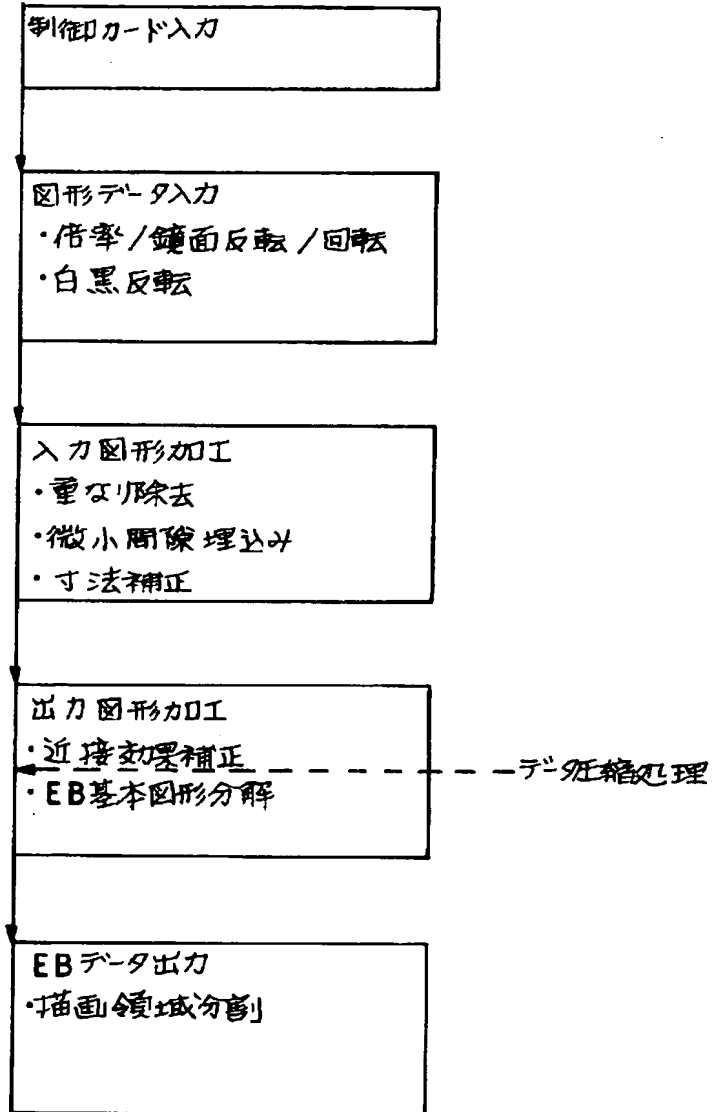
【図5】

【図 5】



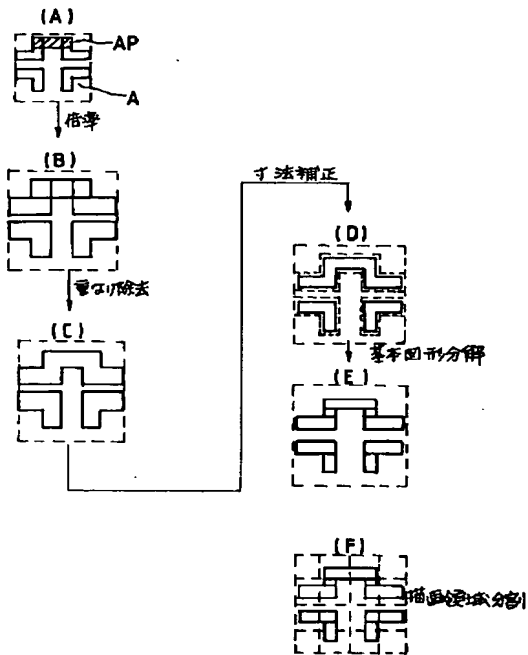
【図6】

【図 6】



【図7】

【図7】



【図8】

【図8】

